

文章编号 1674-2915(2009)05-0438-07

基于 PCI 总线的多通道图像数据高速采集

沈洪亮^{1,2}, 刘金国¹, 吕世良¹

(1. 中国科学院 长春光学精密机械与物理研究所, 长春 130033;

2 中国科学院 研究生院, 北京 100039)

摘要:针对遥感相机的数据处理是对多个图像数据源产生的异步图像数据进行传输、存储和处理,本文提出了一种实用的数据采集方案。采用现场可编程门阵列(FPGA)对不同数据源的多个图像数据进行组合,在FPGA内部进行一级缓存,将异步的图像数据源转换成同步数据;然后对得到的数据进一步组合送入独立的FIFO芯片进行二级缓存;最后通过专用的PCI接口芯片,将图像数据传输到PCI总线上。使用DriverWorks进行驱动程序的设计,采用多线程机制完成应用程序设计,实现了数据存储与实时显示同步。在合适的计算机平台上,系统可在保证实时存储和显示的同时,使数据采集速度达到80 MB/s。

关键词:图像采集;数据组合;PCI总线;驱动程序设计;应用程序设计

中图分类号:TP73 **文献标识码:**A

Image data acquisition of multi-channel image data based on PCI bus

SHEN Hong-Liang^{1,2}, LIU Jin-guo¹, LÜ Shi-liang¹

(1. *Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun 130033, China;*

2. *Graduate University of Chinese Academy of Sciences, Beijing 100039, China*)

Abstract: A practical data acquisition scheme was proposed to meet the requirements of image processing for asynchronous image data generated by several cameras. Firstly, the image data from different channels were combined and cached into a Field Programming Gate Array(FPGA) to transfer asynchronous data into synchronous data. Then obtained data were combined again and sent into an independent FIFO for the second caching. Finally, these data could be transferred to a PCI9054 bus by a special interface. By using DriverWorks to design the driving program and the multi-thread to realize the application program, the data storage and real time display were complemented in synchronously. On a proper platform, the rate of data acquisition has reached 80 MB/s, while the system offers real-time storage and display.

Key words: image acquisition; data combination; PCI bus; drive program design; application program design

1 引言

本文涉及的遥感相机是对地球表面进行立体测绘的相机。一般测绘工作都由多个相机共同完成,所以图像数据也是多源的。因为每个相机都各自产生自己的图像数据,数据的采集既要能满足一个相机工作,也要能满足多个相机工作的需求。当多个相机产生的数据同时采集时,其数据量很大,且传输速率很高。因此,在进行地面试验时,要验证系统是否正常工作也需要高速的采集设备才能完成。PCI 2.2 标准理论的传输带宽为 132 MB/s,能够满足数据采集的速率要求。

本文提出了一种实用的数据采集方案。采用 FPGA 组合图像数据将异步数据源转换成同步数

据源,以提高 PCI 总线^[1]的利用率,在驱动程序和应用程序设计时采用了双缓冲区乒乓缓存的原则,保证了计算机的实时存储和显示。

2 系统原理

从接口中输入的信号为低压差分信号(LVDS),经过电平转换芯片 DS90LV032A 转换成一般的 CMOS 信号;在可编程逻辑器件内,将信号转换成计算机系统能够处理的 32 bit 信号,将其存入 FIFO 芯片内进行缓存;在可编程逻辑器件的控制下,通过接口芯片 PCI9054 将静态存储单元内的数据传输到 PCI 总线上;在驱动程序的驱动下,将数据存入内存以便进行硬盘存储和显示。其系统框图如图 1 所示。

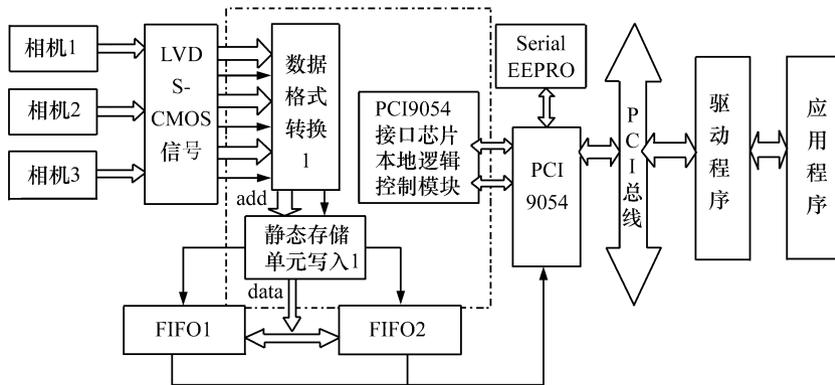


图1 总体方案图

Fig.1 System of whole design

3 系统的硬件设计

可编程逻辑器件^[2] FPGA 选用 Xilinx 公司的 Spartan3 20 万门的 XC3S200。处理模块包括数据格式转换模块、FIFO 控制模块、接口芯片本地逻辑控制模块。

3.1 图像数据组合与缓存

本文设计了最多 3 个通道的图像数据的情况,输入的图像数据是每个通道为 5 bit,为每个

像元的图像数据的一半,所以在进行图像数据缓存时先将 5 bit 的数据转换成一个像元完整的 10 bit 图像数据,由于 3 个相机传输出来的图像是独立的,在使能和时钟信号上都是异步的,有时可能是相机 1 的数据先到,也有可能是相机 3 的数据先到。为了能够使得数据不丢失地传输,对 3 个通道的数据在 FPGA 内部进行一级缓存,然后将 3 路 10 bit 的数据组合成 32 bit 的数据,送入 FIFO 进行二级缓存。其数据转换的流程图如图 2 所示。

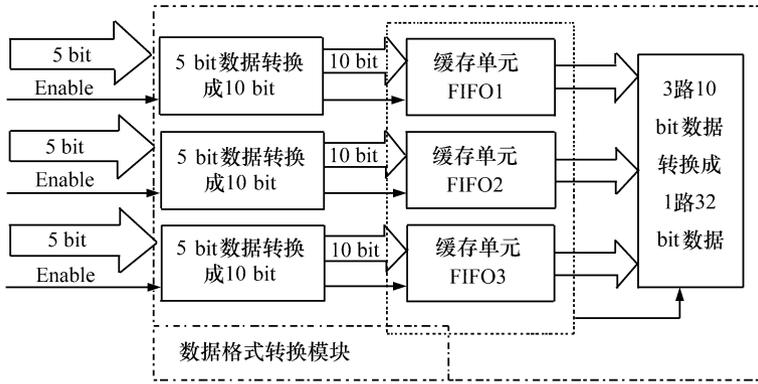


图2 数据格式转换流程图

Fig.2 Flow chart of data format conversion

3路5 bit的数据经过5 bit转换成10 bit的模块,3个相机的图像数据都转换成各自完整的图像数据,每一路都有自己的使能和时钟,且各路之间都是异步的。采用第一个缓存单元的状态来进行控制,当第一个缓存单元内的数据到达FIFO总深度的一半时就发出读信号,对3个缓存单元同时读取数据。FIFO深度的确定是根据3个数据通道之间的最大时序差来确定的。fbclk是5 bit的数据同步时钟,fbdata在第一个时钟上升沿是一个像元值的高5 bit值,第二个时钟上升沿位低5 bit值,经过转换后生成产生tdata的10 bit数据为一个像元的像素值。

Xilinx Spartan3 XC3S200芯片内有216 K大小的Block RAM资源,图2中的缓存单元FIFO是基于芯片内的Block RAM资源的异步FIFO。Xilinx器件的开发软件ISE提供了很方便的操作,通过IP核生成器就可以生成异步的FIFO,生成一个 256×10 bit的异步FIFO。如下Verilog语句所示,wr_clk、rd_clk分别是写入FIFO和从FIFO中读出的时钟。wr_count、rd_count分别是写入到FIFO数据的计数和从FIFO中读出数据计数。读使能信号是根据写入FIFO数据计数而确定的。

计算机的PCI总线是多个PCI总线设备一起共用的,所以采集卡并不能一直占用PCI总线,外部FIFO芯片就是在PCI总线繁忙时缓存数据用的,外部FIFO芯片选用了32 K大小18 bit位宽

的IDT72V275芯片。

3.2 PCI9054本地逻辑设计

从本地总线转换到PCI总线^[4,5]有多种方式,本文采用PLX公司的PCI9054芯片^[6]。PCI9054是由美国PLX公司生产的先进的PCI I/O加速器,采用了先进的PLX数据流水线结构技术,是32 bit、33 MHz的PCI总线主I/O加速器。它符合PCI V2.1、V2.2规范,能支持两个独立的可编程的DMA控制器,芯片内部有6个双向的可编程的FIFO,以实现零等待突发传输及本地总线和PCI总线之间的异步操作。采用EEPROM在芯片上电时对芯片中的寄存器进行配置。传输速度可达132 MB/s。

在PCI传输中DMA突发传输操作是一种高效的,节约计算机资源的方法,所以本地总线的控制时序也按照DMA突发传输的时序逻辑编写。本地总线的时序控制信号,主要有LHOLD、LHOLDA、LREADY#、LADS#、LBLAST#和LW/R#。这几个信号必须按照PCI9054本地时序要求设计,否则在进行读写操作时,计算机会死机。按照时序要求,采用ISE的状态机设计,以满足PCI9054本地端的单次读写操作和连续读写操作的要求。如下的HDL语言所示共有7个状态,state0、state1、state2、state3是完成单次读写操作的状态,而state0、state1、state4、state5、state6是完成连续读写的操作。经过ISE转换成HDL语言如下,经ISE的时序仿真之后的波形图如图3所示。

```

always@ ( ADS_ or BLAST_ )
    casex ( currentstate )
        s0: if ( ADS_ )
            nextstate = s1 ;
        else
            nextstate = s0 ;
    s1: if ( BLAST_ )
        nextstate = s2 ;
    else if ( BLAST_ )
        nextstate = s4 ;
    else nextstate = s1 ;
s2: nextstate = s3 ;
    nextstate = s0 ;
default:
    nextstate = s0 ;
endcase

s3: if ( ADS_ )
    nextstate = s1 ;
    else
        nextstate = s0 ;
s4: nextstate = s5 ;
s5: if ( BLAST_ )
    nextstate = s5 ;
    else
        nextstate = s6 ;
s6: if ( ADS_ )
    extstate = s1 ;
    else

```

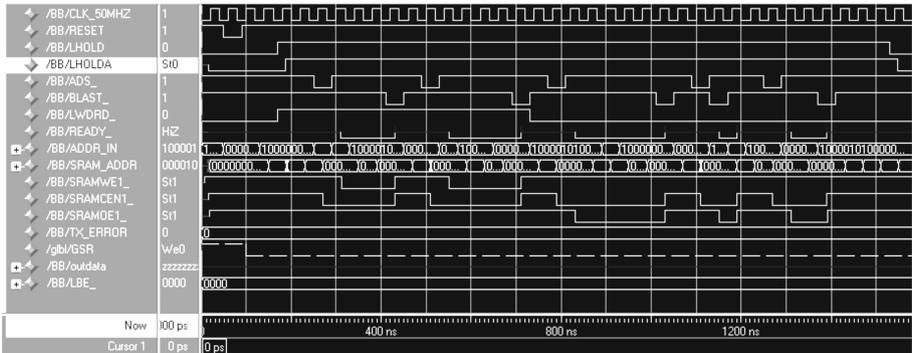


图 3 Modelsim SE 时序仿真图

Fig. 3 Timing simulation chart in Modelsim SE

4 驱动程序与应用程序设计

4.1 驱动程序编写

在 Windows XP 环境下开发驱动程序,采用的是 WDM 驱动程序模型,每个硬件设备需要两个驱动程序。一个为功能驱动程序,它由用户编写,负责初始化 I/O 操作,如读写设备等操作。另一个驱动程序为总线驱动程序,它负责管理硬件与计算机的连接,一般由操作系统来完成。设计一

般的 PCI 总线的驱动程序一般只用设计功能驱动程序。

为了能够满足应用程序能实时的存储和显示所采集的图像,在设计驱动程序时,开辟两个缓冲区,并且采用 DMA 突发传输机制来进行数据采集。这样在应用程序对一块内存进行操作,而驱动程序则使用另一块内存进行采集。本设计使用驱动 DriverWorks 编写驱动程序,驱动程序的工作流程如图 4 所示。

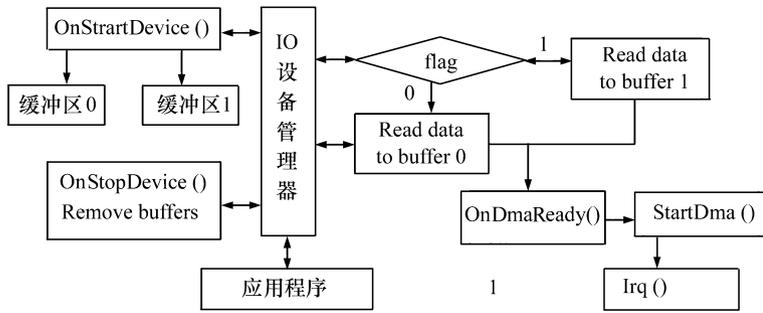


图 4 驱动程序工作流程图

Fig. 4 Flow chart of drive program

在应用程序打开设备时,操作系统的 I/O 设备管理器自动调用驱动程序的 OnStartDevice() 例程,进行一些初始化操作,如 DMA 适配器的初始化,创建两个 NoPaged 内存缓冲区。当应用程序开始采集数据时,先调用一个命令用于标识应用程序正在使用哪个缓冲区,驱动程序应该用哪个 Buffer 的 DeviceIoControl 函数。然后应用程序调用 ReadFile() 函数读取数据,I/O 管理器相应调用 StartIo 函数,在驱动程序内调用 OnDmaRead() 用来初始化 DMA 适配器,然后调用 StartDma 开始传输数据,等到一个数据包传输完毕以后,进入中断调用中断服务程序,这时驱动程序将返回信

息给 I/O 设备管理器完成一次读取操作。

4.2 应用程序编写

本文中应用程序采用 VC 来编写。驱动程序将采集卡输入的图像传输到计算机物理内存后,有操作系统的 I/O 管理器通过映射,将这些物理内存映射为应用程序可以操作的应用程序内存,应用程序可以直接对这些内存进行操作,在进行采集时,采集的数据到达指定大小后,应用程序就可以对应用程序内存 1 进行操作,此时驱动程序对物理内存 2 进行写入操作,如此循环以提高应用程序的效率。图 5 所示是驱动程序和应用程序内存分配关系。

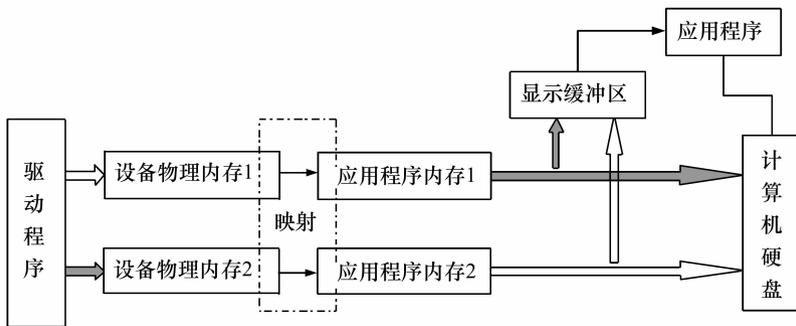


图 5 驱动程序与应用程序的内存分配

Fig. 5 Driver and application memory allocation

应用程序的实时显示是通过另外开辟一块显示缓冲区,将应用程序内存中的数据拷贝到显示缓冲区进行显示,同时通过 fStream 相应的函数将采集的数据存储到计算机硬盘中。对设备的采集操作、实时显示、以及实时存储操作都通过设计独立的线程来完成。

在实时显示图像时,由于采集进来的数据是由 3 个通道的独立数据组成的 ULONG 数据,应用程序在显示之前先将数据拆成 3 个 10 bit 的数据,然后再由应用程序决定显示图像的高 8 位还是低 8 位。显示图像是采用 VC 带有的显示 BMP 方式来显示,自己编写一个 BMP 的头文件

(LPBITMAPINFO),然后调用 StretchDIBits() 函数来显示。数据的存储并没有将 3 个通道的数据分

开形成 3 个文件存储,这样减少了计算机运算的负担。图 6 是在采集图像时应用程序的介面。

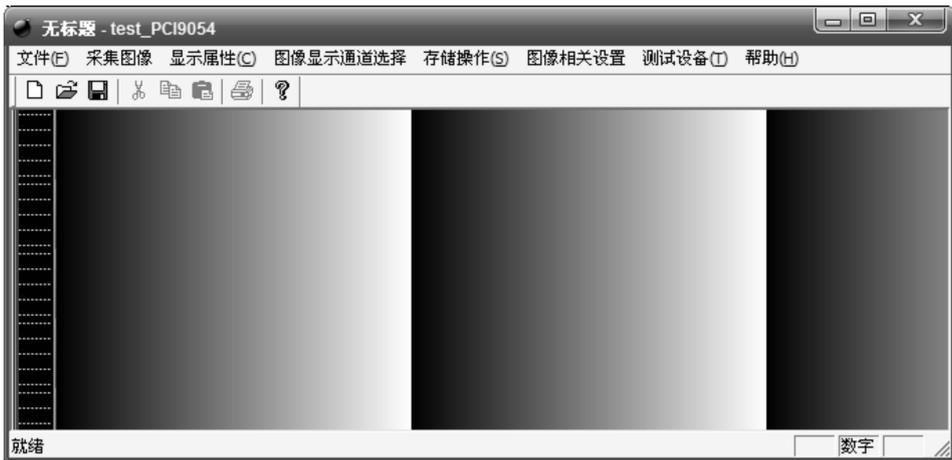


图 6 数据采集时应用程序界面图

Fig.6 Interface of application program

5 试验与结果

为了充分测试采集系统的实用性和可靠性,本文设计了相机地面测试系统外部高速图像数据源,产生 3 路 40 MHz,5 bit 带宽的黑白条灰度渐变图像数据来模拟三线阵相机下传的 CCD 数据,并且将采集系统放在两个计算机平台进行了实验。

首先在配置较低的计算机平台进行试验,CPU 为英特尔的奔腾 3 处理器、512 MB 内存、40 G 硬盘并使用 Windows XP 的操作系统。在计算机上运行自己编写的驱动程序和应用程序,打开应用程序之后,占用内存为 1 MB,开始采集、显示和存储时占用内存为 54 MB,CPU 占用率为 20% ~ 50%,5 s 存储了 207 MB 的数据。其次在配置高的计算机平台进行试验,CPU 为英特尔酷睿双核处理器、2 G 内存、320 G 硬盘,同样使用 Windows XP 的操作系统。实验表明,使用配置高的计算机在内存复制和写入硬盘的速度上要比上述计算机速度快得多,当进行采集操作时占用内存为 54 MB,CPU 占用率 < 10%,3 s 存储了

219 MB 的数据。

通过实验可见,在配置较低的计算机上数据采集速率 > 40 MB/s,而在配置较高的数据采集的速率可达到 80 MB/s。作者认为,若 PCI9054 本地的时钟更高一些,采集速度可以更快,在三通道的基础上,只需对设计稍加修改,也可以同时采集更多的数据源,实现更多通道的采集。

6 结 论

本文设计了相机地面测试系统外部高速图像数据源,产生了 3 路 40 MHz,5 bit 带宽的黑白条灰度渐变图像数据。实验表明,该系统在配置较低的计算机上数据采集速率 > 40 MB/s,在配置较高的数据采集的速率可达 80 MB/s。本系统已成功应用于高速三线阵 CCD 相机图像数据的采集,通过软件对存储数据的恢复分析,发现无丢帧,无误码,表明系统通用灵活,稳定可靠,能满足多种 CCD 图像数据的实时采集,为多通道高速 CCD 图像数据的实时采集提供了比较可靠的解决方案,有着广泛的应用前景。

参考文献:

- [1] BUCHANAN W. PC 接口通信与 Windows 编程[M]. 北京:中国电力出版社,2001.
BUCHANAN W. *PC Interfacing, Communications and Windows Programming*[M]. Beijing:China Electric Power Press, 2001. (in Chinese)
- [2] 夏宇闻. Verilog 数字系统设计教程[M]. 北京:北京航空航天大学出版社,2008.
XIA Y W. *Verilog Digital System Design Tutorial*[M]. Beijing:Beijing University of Aeronautics and Astronautics Press, 2008. (in Chinese)
- [3] 苏海冰,吴钦章. 用 SDRAM 在高速数据采集和存储系统中实现海量缓存[J]. 光学精密工程,2002,10(5):462-465.
SU H B, WU Q ZH. Realization of mass storage by using SDRAM in a high speed data acquisition and storage system[J]. *Opt. Precision Eng.*, 2002,10(5):462-465. (in Chinese)
- [4] 刘晖. PCI 系统结构[M]. 北京:电子工业出版社,2002.
LIU H. *System Architecture of PCI Bus*[M]. Beijing:Electronics Industry Press,2002. (in Chinese)
- [5] 李贵山,陈金鹏. PCI 局部总线及其应用[M]. 西安:西安电子科技大学出版社,2003.
LI G S, CHEN J P. *PCI Bus and Application*[M]. Xi'an:Xidian University Press,2003. (in Chinese)
- [6] Inter Corporation. PCI Local Bus Specification Revision 2. 1. [M/OL]. Intel Corporation, Chandler, Arizona, 1997. [2009-01-05]. <http://download.intel.com/design/chipsets/applnots/27301101.pdf>.
- [7] CHRIS C. Windows WDM 设备驱动程序开发指南[M]. 机械工业出版社,2000.
CHRIS C. *Windows WDM Device Driver Development Guide*[M]. China Machine Press,2000. (in Chinese)
- [8] 王学良,来忠信. 基于 PCI 总线控制器的高速大容量实时数据采集[J]. 光学精密工程,2000,8(1):29-34.
WANG X L, LAI ZH X. High speed huge capacity and real time data acquisition method based on PCI controller[J]. *Opt. Precision Eng.*, 2002,8(1):29-34. (in Chinese)

作者简介:沈洪亮(1985—),男,浙江湖州人,硕士研究生,主要从事 CCD 相机数据流控制技术方面的研究。

E-mail:holenshen@126.com

刘金国(1967—),男,研究员,空间相机总工程师,主要从事测绘相机领域的研究工作。

E-mail:liujg@coonop.ac.cn

吕世良(1974—),男,山东郓城人,助理研究员,主要从事伺服控制,传感器成像和图像处理等方面的研究。

E-mail:LVShi@sohu.com