中国光学（中英文） Chinese Optics 核心期刊

基于多通道全相位FFT频率判别器的TIADC校准方法研究

孙皓楠 王琳 金基良 刘雪莲 高鹏 于小宁 王春阳

Research on calibration method for TIADC based on multi-channel all-phase FFT frequency discriminator

SUN Hao-nan, WANG Lin, JIN Ji-liang, LIU Xue-lian, GAO Peng, YU Xiao-ning, WANG Chun-yang

引用本文:
孙皓楠, 王琳, 金基良, 等. 基于多通道全相位FFT频率判别器的TIADC校准方法研究[J]. 中国光学, 2026, 19(6): 1−14. doi: 10.3724/CO.2026−0082
SUN Hao-nan, WANG Lin, JIN Ji-liang, *et al*. Research on calibration method for TIADC based on multi-channel all-phase FFT frequency discriminator[J]. *Chinese Optics*, 2026, 19(6): 1-14. doi: 10.3724/CO.2026-0082

在线阅读 View online: https://doi.org/10.3724/CO.2026−0082

您可能感兴趣的其他文章

Articles you may be interested in

面向空间激光干涉的多通道相位测量系统

Multi−channel phase measurement system for the space laser interferometry

中国光学（中英文）. 2023, 16(5): 1089 https://doi.org/10.37188/CO.2022−0258

基于MHz深度频率调制激光干涉的相位测量技术

Phase measurement technique based on MHz−lever depth frequency modulated laser interferometry

中国光学（中英文）. 2025, 18(3): 622 https://doi.org/10.37188/CO.2024−0157

生物荧光系统中多通道负滤光膜的研制

Development of multi−channel negative filter film in bioluminescence system

中国光学（中英文）. 2025, 18(5): 1044 https://doi.org/10.37188/CO.2024−0144

基于扫描反射镜结构的多路光开关

Multi−channel optical switching based on scanning mirror instrumentation

中国光学（中英文）. 2023, 16(1): 136 https://doi.org/10.37188/CO.2022−0020

自注入锁定激光器的频率热调谐方法改进

Improved method for frequency−thermal tuning of a self−injection locked laser

中国光学（中英文）. 2024, 17(6): 1265 https://doi.org/10.37188/CO.2024−0025

基于通道光谱色散的拼接探测器平整度检测方法

Flatness detection method of splicing detector based on channel spectral dispersion

中国光学（中英文）. 2025, 18(4): 889 https://doi.org/10.37188/CO.EN−2024−0026

文章编号 2097-1842(2026)06-0001-14

基于多通道全相位 FFT 频率判别器的 TIADC 校准方法研究

孙皓楠[1,2], 王 琳[1,2], 金基良[1,2], 刘雪莲[1,2], 高 鹏[3], 于小宁[4], 王春阳[1,2*]

（1. 西安工业大学 兵器科学与技术学院, 陕西 西安 710021；
2. 西安市主动光电成像探测技术重点实验室, 陕西 西安 710021；
3. 中国科学院西安光学精密机械研究所, 陕西 西安 710119；
4. 西安工业大学 电子信息工程学院,陕西 西安 710021）

摘要: 在激光三维成像雷达、高速光信号采集等光学系统中, 时间交织模数转换器（Time-Interleaved Analog to Digital Converter, TIADC）各通道间存在的失调、增益与采样时间失配误差引入的杂散分量与非线性失真, 导致激光回波信号采样精度降低、测距与解调性能下降。针对此问题, 本文提出一种基于多通道全相位快速傅立叶变换（Fast Fourier Transform, FFT）频率判别器的 TIADC 全数字校准算法。设计多通道全相位 FFT 频率判别器, 利用全相位 FFT 的相位不变性与多通道采样的相位关联性, 实现输入信号频率的高精度估计与区间判别, 解决了传统算法高频区间失效问题。最终结合最小均方算法（LMS）自适应滤波架构, 完成偏置、增益、采样时间 3 类失配误差的同步联合校准。基于 MATLAB 与 FPGA 搭建采样率为 2 GHz 的 4 通道 TIADC 实验平台开展验证。实验结果表明: 所提频率判别器在−5 dB 极低信噪比下仍保持 96.7% 的频率区间判别正确率; 经所提算法校准后, 系统无杂散动态范围从未校准的 19.8 dB 提升至 81.2 dB, 信噪失真比提升至 73.8 dB。该算法无需专用校准信号, 在低信噪比场景下具备优异的校准性能, 可为激光雷达、高速光通信等光学领域的高速高精度采样系统提供核心技术支撑。

关 键 词: TIADC; 通道失配校准; 全相位 FFT; 频率判别器

中图分类号: TN792;O438.2;TN911.72 **文献标志码:** A **doi:** 10.3724/CO.2026-0082 **CSTR:** 32171.14.CO.2026-0082

收稿日期: 2026-04-29; **修订日期:** 2026-07-02

基金项目: 国家自然科学基金项目（No.12503086）; 陕西省自然科学基础研究计划（No.2025JC-YBQN-908）; 陕西省自然科学基础研究计划（No.2025JC-YBQN-118）; 吉林省科技发展计划项目 (No.20260502029CG)

Supported by The National Natural Science Foundation of China(No.12503086); The Natural Science Basic Research Program of Shaanxi Province(No.2025JC-YBQN-908); The Natural Science Basic Research Program of Shaanxi Province(No.2025JC-YBQN-118); The Science and Technology Development Program of Jilin Province(No.20260502029CG);

Research on calibration method for TIADC based on multi-channel all-phase FFT frequency discriminator

SUN Hao-nan[1,2], WANG Lin[1,2], JIN Ji-liang[1,2], LIU Xue-lian[1,2], GAO Peng[3],
YU Xiao-ning[4], WANG Chun-yang[1,2 *]

（1. *School of Weaponry Science and Technology*, *Xi'an Univ. of Tech.*, *Xi'an* 710021, *China*;
2. *Xi'an Key Laboratory of Active Photoelectric Imaging and Detection Technology*, *Xi'an* 710021, *China*;
3. *Xi'an Institute of Optics and Precision Mechanics*, *Chinese Academy of Sciences*, *Xi'an* 710119, *China*;
4. *School of Electronic and Information Engineering*, *Xi'an Univ. of Tech.*, *Xi'an* 710021, *China*）

* *Corresponding author*, *E-mail*: *wangchunyang*19@163.*com*

Abstract: Time-interleaved analog-to-digital converters (TIADCs) overcome the sampling rate bottleneck of monolithic ADCs and enable ultra-high-speed broadband acquisition of optical signals in applications such as laser 3D imaging lidar and high-speed optical communication systems. However, their practical performance is fundamentally limited by inter-channel mismatches in offset, gain, and sampling timing, which introduce pronounced spurious components and nonlinear distortion. Such errors directly degrade the sampling accuracy of laser echo signals and impair system ranging and demodulation performance. To address this issue, we propose an all-digital TIADC calibration algorithm based on a multi-channel all-phase fast Fourier transform (FFT) frequency discriminator. A two-stage low-pass filtering and interpolation reconstruction architecture is devised, paired with the multi-channel all-phase FFT frequency discriminator. By exploiting the phase invariance property of all-phase FFT and the phase correlation of multi-channel sampling, the proposed method achieves high-precision frequency estimation and interval discrimination of input signals, which eliminates the inherent high-frequency performance deterioration of traditional algorithms. Integrated with a least mean square (LMS) adaptive filtering framework, the algorithm realizes synchronous joint calibration of offset, gain, and sampling timing mismatch errors. A 4-channel TIADC experimental platform with a total sampling rate of 2 GHz is constructed based on MATLAB and FPGA for performance verification. Experimental results demonstrate that the proposed frequency discriminator maintains a frequency interval discrimination accuracy of 96.7% even at an extremely low signal-to-noise ratio (SNR) of −5 dB. After calibration, the spurious-free dynamic range (SFDR) of the system is improved from 19.8 dB to 81.2 dB, and the signal-to-noise and distortion ratio (SNDR) reaches 73.8 dB. The proposed algorithm operates without dedicated calibration signals and exhibits outstanding calibration performance under low-SNR conditions, providing core technical support for high-speed, high-precision sampling systems in optical fields including lidar and high-speed optical communication.

Key words: TIADC; channel mismatch calibration; all-phase FFT; frequency discriminator

1 引 言

在激光三维成像雷达、高速光通信、高分辨率光谱分析等光学工程领域，高速、高精度的模数转换是实现光学信号精准采集的核心环节。模数转换器 (Analog to Digital Converter, ADC) 作为衔接模拟信号与数字信号间的核心器件，其性能直接决定数据采集系统的信号处理能力[1-3]。但受器件本身限制，单片 ADC 难以同时满足高速

高精度的要求。为突破这一技术限制, 时间交织模数转换器 (Time-Interleaved Analog to Digital Converter, TIADC) 采用多片 ADC 交替采样技术, 使系统整体采样速率提升至单个 ADC 的数倍[4-5]。但在实际应用中, 由于集成电路工艺不完善、控制时钟抖动及噪声等问题, 不同 ADC 之间存在增益、偏置和时钟延迟的失配, 导致输出信号产生杂散分量和非线性失真, 严重降低了系统的信噪比与动态范围[6-9]。

针对 TIADC 系统的失配误差校准问题, 学术界已开展大量研究并形成多种经典算法与改进方案。Lewis 团队提出面向多通道 TIADC 的全数字失配校准方案, 通过迭代参数更新机制显著提升了失配参数的更新速率, 但算法整体计算复杂度较高, 且依赖微分器的时间误差估计在高频输入场景下存在精度不足的问题[10-12]; 2012 年魏斌等人提出的传统并行校准算法通过多模块并行处理各通道误差, 提升了处理速率, 适配 0~450 MHz 带宽[13]。2018 年 Baker 团队提出机器学习辅助的 TIADC 失配校准方法, 通过神经网络建模拟合非线性失配特性, 静态场景下性能占优, 但依赖离线训练、时变跟踪能力弱, 难以适配高速实时场景[14-15]。2022 年, Choi 等人提出基于自适应分数延迟滤波器的盲校准算法, 通过信号统计特性自适应估计增益、时间偏差与带宽失配, 无需依赖已知参考信号, 率先实现了超高频欠采样场景下的全奈奎斯特带宽校准, 为 TIADC 高频失配补偿提供了核心思路, 但该算法采用固定迭代步长设计, 在温度漂移导致失配参数时变的场景下跟踪响应滞后, 未对高阶残留误差设计补偿, 高频段校准精度衰减明显[16-17]。2023 年, 许川佩等人提出基于埃特金逐步插值滤波器的 TIADC 误差校准算法, 实现了滤波器阶数自适应调节与 TIADC 采样失配误差校准, 有效提升了中高频段的单类失配补偿效果, 但该方法仅针对单一时间失配设计, 未实现多类通道失配的联合校准, 对时变失配的动态跟踪能力未做深入研究[18]。2025年, Park 等人提出的多域误差融合校准算法, 结合时域相关性与频域杂散分析实现线性与非线性失配的联合估计, 在全奈奎斯特带宽内实现了失配误差的有效抑制, 解决了传统算法在高频区间校准性能下降的核心问题, 但该算法需依赖多域特征的联合迭代求解, 且在低信噪比场景下, 频域杂散特征提取精度不足, 导致校准性能出现显著恶化[19]。此外, 近年诸多研究围绕 TIADC 全带宽高频校准开展了大量工作, 在理想信噪比条件下实现了优异的校准效果, 但在激光雷达、高速光信号采集等实际工程场景中, 输入信号常伴随强噪声、低信噪比的特性[20-22], 现有算法在该场景下的全带宽校准鲁棒性、实时性仍有待提升。

当前 TIADC 全带宽校准方案中, 在频率判别环节多采用过零点检测、普通 FFT 谱峰检测等方法, 其中: 过零点检测方法结构简单但噪声抑制能力有限, 在低信噪比工况下易出现频率误判; 普通 FFT 谱峰检测受栅栏效应与频谱泄漏影响, 在区间边界处判别精度不足。上述缺陷直接导致两级插值校准结构在高频段、低信噪比场景下重构误差增大, 最终限制了校准算法在激光雷达、高速光通信等实际工程场景中的适配性。全相位 FFT 技术在通用频率估计领域表现出优异的抗噪与相位不变特性, 目前尚未有研究将其与 TIADC 多通道采样特性结合, 应用于通道失配校准的频率区间判别场景中。

针对现有低通滤波插值校准算法的缺陷, 本文提出一种基于多通道全相位快速傅立叶变化(Fast Fourier Transform, FFT)频率判别器的 TIADC 全数字校准算法。与传统通用全相位 FFT 频率估计方法不同, 本文是面向 TIADC 两级插值校准需求, 将全相位 FFT 的相位不变性与 TIADC 多通道交织采样的相位关联性相结合, 设计专用的频率区间判别模块, 建立 TIADC 三类核心失配的时域与频域数学模型, 设计两级低通滤波插值重构结构, 提出多通道全相位 FFT 频率判别器; 结合最小均方算法(LMS)自适应滤波架构, 实现偏置、增益、采样时间三类失配误差的同步校准。本文的核心创新体现在: 提出多通道联合全相位 FFT 频率判别结构, 利用多通道相位关联约束提升低信噪比下的区间判别鲁棒性, 为 TIADC 校准场景下的高抗噪频率判别提供了新的技术路径; 构建频率判别、插值调制、自适应校准的闭环联合校准模块, 实现全奈奎斯特带宽内三类失配误差的同步补偿, 解决传统算法高频段校准性能衰减的问题; 搭建总采样率 2 GHz 的 4 通道 TIADC 实验平台, 对算法的校准性能进行

了全面验证。

2 TIADC 系统原理及误差分析

2.1 TIADC 系统原理

TIADC 是通过 M 个结构完全相同的 ADC 组成的并行采样系统，采样原理如图 1 所示。M 路子 ADC 的采样时钟均由系统全局采样时钟通过分频电路生成。系统主采样时钟的频率为 f_s，对应时钟周期为 $T_s=1/f_s$，各子 ADC 的采样时钟频率为 f_s/M，相邻两个 ADC 的采样时钟存在固定的相位差 $2\pi/M$。最终各子通道的采样输出数据按其对应的时钟相位与时序进行拼接重构得到完整的采样信号，此时该 TIADC 系统的等效采样频率可达到各子 ADC 采样频率的 M 倍[23-24]。

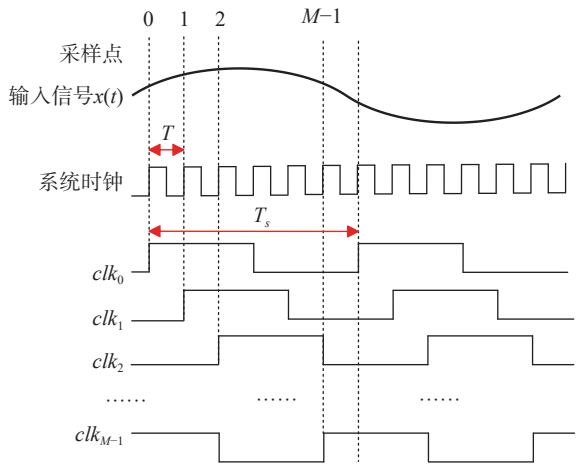


图 1 M 通道 TIADC 并行交替采样原理图

Fig. 1 Schematic diagram of parallel time-interleaved sampling for M-Channel TIADC

理想情况下，假设输入信号为 $x(t)$，则第 m 通道输出信号为：

$$y_m(t)=x(t)\delta_{MT_s}(t-mT_s) \quad . \tag{1}$$

对第 m 通道的采样输出序列 $y_m(t)$ 做傅立叶变换，得到该通道输出信号的频域表达式：

$$Y_m(j\omega)=\frac{1}{MT_s}X(j\omega)\sum_n\delta\left(\omega-n\frac{2\pi}{MT_s}\right)e^{-jnm\frac{2\pi}{M}} \quad , \tag{2}$$

其中 ω 为归一化数字角频率，单位为 rad，将 M 个通道的频域输出结果进行叠加，最终得到 TIADC 系统整体输出的频域响应为：

$$Y(j\omega)=\frac{1}{T_s}X(jw)\sum_n\delta\left(\omega-n\frac{2\pi}{T_s}\right) \quad . \tag{3}$$

从上述频域推导结果能够明确以下结论，在理想无失配的工作条件下，由 M 路子 ADC 构成的 TIADC 系统，其等效采样率可实现单通道 ADC 的 M 倍提升。

2.2 TIADC 误差分析

实际工程应用中，TIADC 的各子 ADC 受半导体制造工艺、器件物理特性等差异影响，其偏置参数、增益系数与采样时刻均会偏离理论设计值，在信号重构时引入非理想杂散分量，最终导致系统整体采样性能下降。

2.2.1 偏置误差

通道的偏置误差指的是采样结果偏离实际输入信号出现上移或下移的情况。设输入连续信号为 $x(t)$，第 m 个子通道的偏置误差为 Δo_m（单位：LSB，表征采样输出的直流偏移量），则该通道的实际输入可等效为 $x(t)+\Delta o_m$。结合 M 通道 TIADC 的采样规则，此时第 m 通道的采样输出可表示为：

$$y_m(t)=(x(t)+\Delta o_m)\cdot\delta_{MT_s}(t-mT) \quad , \tag{4}$$

对其进行傅立叶变换，可得第 m 通道的频域表达式：

$$Y_m(j\omega)=\frac{1}{MT_s}X(j\omega)\sum_n\delta\left(\omega-n\frac{2\pi}{MT_s}\right)e^{-jnm\frac{2\pi}{M}}+\Delta o_m\sum_n\delta\left(\omega-n\frac{2\pi}{MT_s}\right)e^{-jnm\frac{2\pi}{M}} \quad . \tag{5}$$

将 M 个子通道的频域响应叠加，得到 TIADC 系统的整体频率响应：

$$Y(j\omega)=\frac{1}{T_s}X(j\omega)\sum_n\delta\left(\omega-n\frac{2\pi}{T_s}\right)+\sum_n\left(\sum_{m=0}^{M-1}\Delta o_m e^{-jn\frac{2\pi}{M}m}\right)\delta\left(\omega-n\frac{2\pi}{MT_s}\right) \quad . \tag{6}$$

由式(16)可知，偏置误差引入的杂散分量为系统频率响应的第二项，该杂散分量的产生位置与 TIADC 的采样频率相关。

2.2.2 增益失配误差

增益失配误差是因为各子通道 ADC 对输入信号的放大系数存在偏差，使得相同输入信号在不同通道产生幅值不同的采样输出导致的。定义

第 m 通道的增益失配误差为Δg_m(为实际增益相对理想增益的偏差比例), 则该通道对输入信号 $x(t)$的实际放大倍数为$1+\Delta g_m$, 仅考虑增益失配时, 第 m 通道的采样输出为:

$$y_m(t)=(1+\Delta g_m)\,x(t)\delta_{MT_s}(t-mT_s)\quad .\qquad (7)$$

对其进行傅立叶变换得到单通道频域响应后, 将 M 个通道的频域结果进行叠加, 得出 TIADC 系统的整体频率响应:

$$Y(j\omega)=\frac{1}{T_s}X(j\omega)\sum_n\delta\left(\omega-n\frac{2\pi}{T_s}\right)+\frac{1}{MT_s}X(j\omega)\sum_n\left(\sum_{m=0}^{M-1}\left(\Delta g_m e^{-jn\frac{2\pi}{M}m}\right)\delta\left(\omega-n\frac{2\pi}{MT_s}\right)\right)\cdot \qquad (8)$$

分析可知, 增益失配引发的杂散为式(18)中的第二项, 其产生位置与输入信号频率相关。

2.2.3　采样时间失配误差

采样时间失配误差是模拟输入信号在时钟分配网络的作用下使得 ADC 之间无法保持精确的采样相位, 以及不同 ADC 由于采样控制时钟相位的偏差, 造成实际采样时刻偏离理想值。设第 m 通道的采样时间偏移量为Δt_m(单位: ps, 正值表示采样时刻相对理想时刻滞后, 负值表示超前), 则该通道实际采集的是输入信号在$t+\Delta t_m$时刻的取值, 仅考虑采样时间失配时, 第 m 通道的采样输出:

$$y_m(t)=x(t)\delta_{MT_s}(t-mT_s+\Delta t_m)\quad ,\qquad (9)$$

对其进行傅立叶变换并叠加 M 个通道的频域响应, 得到系统整体频率响应:

$$Y(j\omega)=\frac{1}{MT_s}X(j\omega)\cdot\sum_n\left(\sum_{m=0}^{M-1}\left(e^{-jn\Delta t_m\frac{2\pi}{MT_s}}e^{-jn\frac{2\pi}{M}m}\right)\delta\left(\omega-n\frac{2\pi}{MT_s}\right)\right)\quad . \qquad (10)$$

由频域表达式可见, 采样时间失配通过相位因子$e^{-jn\Delta t_m}$改变通道频域响应, 其引入的杂散分布位置与增益失配一致, 杂散相位由采样时间偏移量Δt_m决定, 幅值则随偏移量的增大而上升。

综上所述, 三类线性失配误差均会在 TIADC 系统中引入额外杂散, 其中偏置误差杂散为固定频率分量, 增益失配与采样时间失配为随输入信号频率变化的杂散, 且二者杂散位置重合, 会产生叠加效应, 进一步对采样系统性能产生影响, 因此需要对三类失配误差进行校正。

3　基于多通道全相位 FFT 频率判别器的校准算法

3.1　算法原理

全相位 FFT 频率判别器校准的核心原理是针对 TIADC 通道失配误差的频域分布特性与两级低通滤波插值重构的需求设计。在多通道 TIADC 系统中, 通常选取某一个通道为参考通道, 假设该通道不存在偏置、增益、采样时间三类失配, 其采样输出为理想无失真序列。以参考通道的采样序列为基础, 通过插值运算还原初始输入信号的连续波形, 重构出其余通道在理想采样时刻对应的无失配采样值, 最终以重构的理想采样值为基准, 校准其余通道相对于参考通道的三类失配误差。

对于 4 通道 TIADC 系统, 单通道奈奎斯特带宽仅为系统总带宽的 1/4, 设单通道 ADC 采样率为f_{ch}, 输入信号频率为f_{in}。当$f_{\mathrm{in}}\in[0, f_{\mathrm{ch}}/2]$时, 输入信号处于单通道 ADC 的奈奎斯特带宽内, 可直接通过低通滤波插值完成理想值重构; 当f_{in}超出该范围时, 单通道采样会出现频率混叠, 无法直接通过低通滤波恢复原始信号。

本文设计的多通道全相位 FFT 频率判别器, 核心作用是实现全奈奎斯特带宽内输入信号频率的高精度估计与区间判别, 为两级低通滤波插值重构提供精准的频率区间调制控制信号, 校准思路是分两次进行低通滤波插值, 连续通过两个归一化频率为 0.5 的低通滤波器, 根据频率判别器判定的频率范围决定是否对每一次的插值信号进行调整, 最终恢复出原始信号的频率。当信号的输入频率f_{in}的范围在$[0, f_{\mathrm{ch}}/2]$时, 两次插值都不进行调整; 当f_{in}的范围在$[f_{\mathrm{ch}}/2, f_{\mathrm{ch}}]$, 第一次低通滤波插值恢复的频率为$f_{\mathrm{ch}}-f_{\mathrm{in}}$, 对其进行隔值取反调整, 可以将信号的频率调整为f_{in}, 第二次插值不进行调整, 最终恢复出的频率就是f_{in};当f_{in}的范围在$[f_{\mathrm{ch}}, 3f_{\mathrm{ch}}/2]$, 第一次插值恢复的频率为$f_{\mathrm{in}}-f_{\mathrm{ch}}$, 对其进行隔值取反调整, 可以将信号的频率调整为$2f_{\mathrm{ch}}-f_{\mathrm{in}}$, 第二次插值后也进行隔值取反调整, 会恢复$f_{\mathrm{in}}$的频率;当$f_{\mathrm{in}}$的范围为$[3f_{\mathrm{ch}}/2, 2f_{\mathrm{ch}}]$

时，第一次插值恢复出的频率为$2f_{ch}-f_{in}$，不对其进行调整，第二次插值后进行隔值取反调整，会恢复f_{in}的频率。

针对该问题，本文利用采样序列的频谱折叠特性，通过隔值取反实现混叠频率的逆映射，可将混叠后的表观频率还原为原始信号频率。结合 4 通道 TIADC 的采样特性，可将输入信号频率划分为 4 个区间。不同区间对应的插值序列规则如表 1 所示。

表 1　不同频率输入信号调整规则表

Tab. 1　Adjustment Rules for Input Signals at Different Frequencies

信号频率范围	第一次插值调整	第二次插值调整
$[0, f_{ch}/2]$	不变	不变
$[f_{ch}/2, f_{ch}]$	隔值取反	不变
$[f_{ch}, 3f_{ch}/2]$	隔值取反	隔值取反
$[3f_{ch}/2, 2f_{ch}]$	不变	隔值取反

输入信号频率调整好之后，本文采用两次低通滤波插值实现信号重构，可有效滤除插值过程中产生的镜像频率与高频混叠分量。单次插值可将参考通道的采样率提升 2 倍，两次插值后，可将参考通道的单通道低采样率序列插值提升至与系统总采样率一致的高采样率序列，从而精准提取其余 3 个通道在理想采样时刻的信号幅值。

3.2　频率判别器设计

由上述算法原理可知，频率区间判别结果的准确性决定低通插值重构精度，进而决定整体校准性能。文献 [18] 采用基于过零点检测的频率判别方法，虽结构简单、运算量小，但在低信噪比下易因过零点整体偏移产生严重统计误差，无法通过自适应优化滤波器参数提升插值精度。本文提出的多通道全相位 FFT 频率判别器，充分利用多通道 TIADC 并行交织采样的相位关联性与全相位 FFT 的相位不变性优势，实现全奈奎斯特带宽内输入信号频率的精准估计与区间判别。

3.2.1　全相位 FFT 原理

全相位 FFT 通过对输入数据进行全相位延迟预处理，无论信号频率是否落在 FFT 的整周期采样点上，都能无偏提取信号的真实频率与相位，且对噪声、杂散分量具有极强的抑制能力。

设输入离散序列为$x(n)$，n=0, 1, ……, L-1，其中 L 为全相位 FFT 的变换点数，全相位延拓构造长度为 $2L-1$ 的数据序列：

$$y(n)=\sum_{k=0}^{L-1-|n|}x(n+k)w(n+k)\quad,\tag{11}$$

式中：$w(\cdot)$为窗函数，用于抑制频谱旁瓣，$n=-(L-1),\ldots,0,\ldots,L-1$。

$$Y(k)=\frac{1}{L}\left|\sum_{n=0}^{L-1}y(n)e^{-j\frac{2\pi}{L}kn}\right|^2,\ k=0,1,\ldots,L-1\quad.\tag{12}$$

全相位 FFT 具有相位不变性，即信号真实相位与 FFT 谱线位置无关，可表示为：$\angle Y(k_0)=\phi_0$。（其中：k_0为谱峰，ϕ_0为输入信号原始相位）

3.2.2　多通道相位关联模型

4 通道 TIADC 系统总采样率 f_s=2 GHz，单通道采样率 f_s'=500 MHz。假设模型的输入信号为：$x(t)=A\cos(2\pi f_0 t+\phi_0)$，第 m 通道采样时刻为 $t_m=\dfrac{m}{f_s}$，则采样序列为：

$$x_m(n)=A\cos\left(2\pi f_0\left(nT_{s'}+\frac{m}{f_s}\right)+\phi_0\right)\quad.\tag{13}$$

式中，A 为信号峰值幅度，$T_S'=1/f_s'$为单通道采样周期，m 为通道号取值为 0,1,2,3。

多通道采样序列的相位差满足：

$$\Delta\phi_m=\phi_m-\phi_0=\frac{2\pi f_0 m}{f_s}\quad,\tag{14}$$

其中$\Delta\phi_m$为第 m 通道采样信号相对参考通道的相位差，利用该相位关联性，可联合多通道数据提升频率估计精度。

3.2.3　频率精估计公式

检测全相位 FFT 谱峰k_0得到频率粗估计为：$\hat{f}_c=\dfrac{k_0 f_s}{L}$，采用相位差法进行频率精修正，设相邻谱线 k_0-1, k_0, k_0+1的相位分别为 $\angle Y(k_0-1)$, $\angle Y(k_0)$, $\angle Y(k_0+1)$，则分数频偏Δk为：

$$\Delta k=\frac{L}{2\pi}\cdot\frac{\angle Y(k_0+1)-\angle Y(k_0-1)}{2}\quad.\tag{15}$$

最终信号频率精估计值：$\hat{f}_0=\dfrac{(k_0+\Delta k)f_s}{L}$。

频率判别器工作流程为如图 2 所示。具体为：(1)多通道采样序列交织拼接：获取 4 通道 TIADC 的并行采样输出序列，按 TIADC 的采样时序完成交织拼接，得到系统总采样率F_s下的完整采样序列$y(n)$，充分利用系统全带宽信息；(2)全相位数据预处理：对拼接后的序列 $y(n)$ 进行全相

位延拓处理, 构造长度为 $2L-1$ 的全相位数据序列 $y_{ap}(n)$, 并施加窗函数做加权平滑处理, 抑制频谱旁瓣干扰; (3)FFT 变换与谱峰检测: 对全相位序列做 L 点 FFT 变换, 得到全相位频谱 $Y_{ap}(n)$, 检测频谱主峰对应的频点索引 k_{peak}, 初步确定信号主频的粗估计值; (4)相位差法频率精估计: 基于全相位 FFT 的相位不变性, 通过主峰相邻频点的相位差计算分数频偏, 对信号频率进行精修正, 最终得到输入信号的真实频率精估计值; (5)频率区间判别: 根据精估计得到的信号真实频率 f_{in}, 对照表 1 的频率区间划分规则, 完成频率区间判别, 输出两次插值的调制调整控制信号, 为后续低通滤波插值重构提供依据。

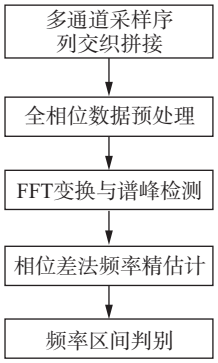


图 2　频率判别器工作流程图

Fig. 2　Flowchart of the frequency discriminator

3.3　完整校准算法流程

本文提出的 4 通道 TIADC 完整校准流程分为 5 个核心环节, 整体流程如图 3(彩图见期刊电子版)所示。

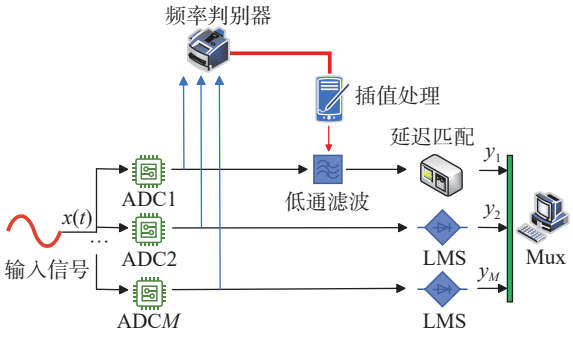


图 3　完整校准算法流程图

Fig. 3　Flowchart of the complete calibration algorithm

各环节执行逻辑如下: (1)预处理与偏置误差预校准: 4 通道 ADC 的采样输出分别进入滑动均值直流消除模块, 通过滑动窗口提取各通道的直流分量并消除, 同步完成偏置误差的预校准, 同时消除直流分量对后续频率判别器的干扰; (2)频率区间判别: 将消除直流分量后的 4 通道采样序列交织拼接, 送入本文设计的多通道联合全相位 FFT 频率判别器, 完成输入信号频率的精估计与区间判别, 输出两级插值的调制调整控制信号。(3)两级低通滤波插值重构: 以参考通道的采样序列为基础, 通过两级级联的归一化截止频率为 0.5 的低通滤波器完成插值运算, 结合频率判别器输出的控制信号完成插值序列的调制调整, 重构出其余 3 个通道的理想无失配采样值; (4)LMS 自适应失配校准: 以重构的理想采样值为期望参考信号, 将通道 1~3 的实际采样序列送入 LMS-FIR 自适应滤波器, 通过迭代更新滤波系数与补偿参数, 同步完成增益失配与采样时间失配的自适应校准, 使通道输出逼近理想参考值; (5)多通道数据交织重构: 将完成偏置、增益、采样时间失配全补偿的 4 通道采样序列, 按 TIADC 的采样时序完成交织拼接, 最终得到校准后的高速高精度采样信号。

4　实验验证

为验证本文提出的基于多通道全相位 FFT 频率判别器的 TIADC 校准算法的性能, 基于 MATLAB 搭建仿真实验平台, 分别从单模块校准性能验证、联合失配校准性能验证开展实验, 并与文献 [18] 基于过零点检测的校准方法、传统 Farrow 分数延时滤波器校准方法进行对比, 全面验证本文算法的校准性能。

4.1　实验平台搭建

为全面验证本文提出的 TIADC 失配误差自适应联合校准算法的性能, 搭建信号生成、高速采样、算法实现和数据处理的硬件实验平台。硬件实验平台基于 Xilinx Kintex-7 XC7K325T FPGA 芯片搭建, 算法固件采用 Verilog HDL 编写, 在 Vivado 2021.1 开发环境下完成逻辑综合与板级调试。采用集成逻辑分析仪实现片上信号的实时采集与调试。仿真实验平台基于 MATLAB/Simulink 搭建四通道 TIADC 仿真模型, 用于算法前期功能验证与性能仿真。

本文搭建的硬件平台组成示意图如图 4 所示。TIADC 实验平台核心参数设置如表 2 所

示。参考实际工程中 TIADC 的典型失配范围，设置 4 通道的偏置、增益、采样时间失配参数如表 3 所示，其中通道 1 为参考通道，认定其无失配误差。

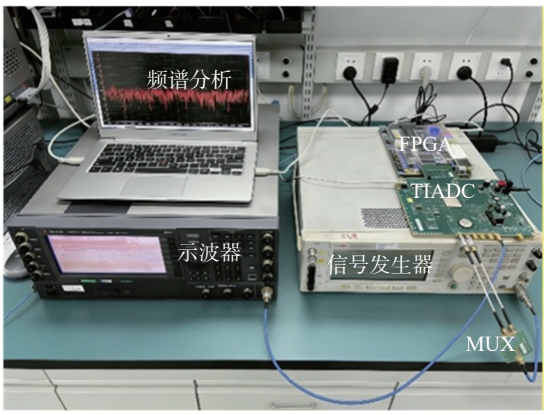


图 4 硬件平台组成示意图

Fig. 4 Schematicdiagram of the hardware platform architecture

表 2 TIADC 系统实验参数配置

Tab. 2 Experimental parameters of the TIADC system

参数名称	参数取值
系统总采样率F_s	2 GHz
单通道ADC采样率f_{ch}	500 MHz
ADC分辨率	14 bit
采样点数	20000
全相位FFT点数	1024
输入频率	100 MHz

表 3 通道失配误差配置表

Tab. 3 Configuration ofchannel mismatch errors

通道号	偏置误差（LSB）	增益失配（相对值）	采样时间失配（ps）
1(参考)	0	0	0
2	3.5	0.025	9.2
3	−4.8	−0.022	−7.5
4	2.9	0.018	6.7

为全面量化评估 TIADC 失配误差校准算法的性能，实验采用光信号采集领域核心评价指标进行定量评价，包括信噪失真比（Signal-to-Noise and Distortion Ratio, SNDR）、无杂散动态范围（Spurious-Free Dynamic Range, SFDR）、有效位数（Effective Number of Bits, ENOB）及补偿率。

4.2 频率判别器性能仿真验证

为验证频率判别器的性能，基于 MATLAB 搭建仿真实验环境，设置 4 通道 TIADC 系统总采样率F_s = 2 GHz，输入为单频正弦信号，分别在不同信噪比、不同输入信号频率下，与传统过零点检测方法进行对比。核心评估指标为频率区间判别正确率，每种场景下重复实验 1000 次取平均值。

4.2.1 不同信噪比下的判别性能验证

本实验设置输入为单频正弦信号，频率覆盖 4 个区间的典型值，信噪比从低信噪比−5 dB 到高信噪比 30 dB 变化，间隔为 5 dB，验证判别器的抗噪鲁棒性，实验结果如表 4 所示。

表 4 不同信噪比下频率判别器性能对比

Tab. 4 Comparison of frequency discriminator performance under different SNRs

信噪比	过零点检测	频率判别器
−5 dB	3.2%	96.7%
0 dB	8.7%	98.4%
5 dB	12.8%	99.1%
10 dB	31.6%	99.6%
15 dB	67.5%	100%
20 dB	92.3%	100%
25 dB	96.1%	100%

实验结果表明，本文频率判别器在−5 dB 极低信噪比下仍保持 96.7% 的判别正确率，在 10 dB 及以上信噪比下判别正确率达 100%，而传统过零点检测方法在 10 dB 信噪比下正确率仅为 31.6%，本文频率判别器的抗噪性能优于传统过零点检测方法。

4.2.2 不同输入频率区间的判别性能验证

本实验设置信噪比为 20 dB，输入单频正弦信号覆盖 4 个频率区间的边界与典型值验证判别器的全带宽适配性，实验结果如表 5 所示。

实验结果表明，在 0~1GHz 全奈奎斯特带宽内选取的 8 个典型测试频点中，本文判别器的频率区间判别正确率均不低于 98.4%，其中 100、200、300、700、900 和 950 MHz 频点的正确率为 100%，400 MHz 和 600 MHz 频点分别为 99.1% 和 98.4%；而传统过零点检测方法在高频区间正确率

下降至约 85%。可见本文判别器在全奈奎斯特带宽内均保持较高的判别正确率, 具备全带宽适配能力。

表 5　不同输入信号频率下频率判别器性能对比

Tab. 5　Performancecomparison of frequency discriminators at different input frequencies

输入信号频率	所属区间	过零点检测	频率判别器
100 MHz	$[0, f_{ch}/2]$	92.3%	100%
200 MHz	$[0, f_{ch}/2]$	91.7%	100%
300 MHz	$[f_{ch}/2, f_{ch}]$	90.5%	100%
400 MHz	$[f_{ch}/2, f_{ch}]$	89.2%	99.1%
600 MHz	$[f_{ch}, 3f_{ch}/2]$	87.6%	98.4%
700 MHz	$[f_{ch}, 3f_{ch}/2]$	86.3%	100%
900 MHz	$[3f_{ch}/2, 2f_{ch}]$	85.1%	100%
950 MHz	$[3f_{ch}/2, 2f_{ch}]$	84.3%	100%

4.3　单模块校准有效性验证

为验证频率判别器的工程实用性, 以及所提校准算法各功能模块对三类失配误差的独立补偿能力, 本节针对偏置、增益、采样时间单类失配误差分别开展校准性能验证实验。固定其余两类失配为理想值, 通过对比校准前后系统的频域特性与核心动态性能指标, 逐一验证各校准模块的有效性, 并与 TIADC 领域经典校准算法性能进行对比。

4.3.1　偏置误差校准性能验证

仅引入表 3 中的偏置误差, 输入信号频率 110 MHz, 采用本文中方法开展 3 组平行测试, 对比校准前后系统的频域特性与核心动态性能指标, 验证偏置误差校准模块的补偿效果, 校准前后的信号频谱如图 5、图 6(彩图见期刊电子版)所示。

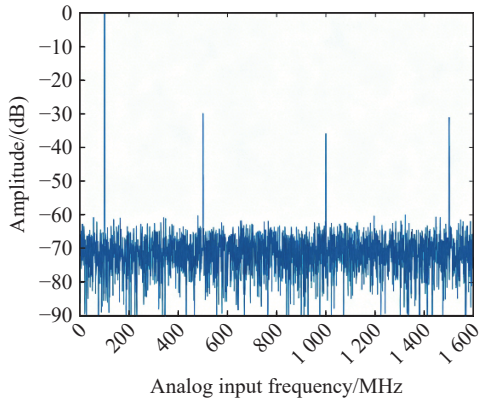


图 5　偏置误差校准前频谱图

Fig. 5　Frequency spectrum before offset error calibration

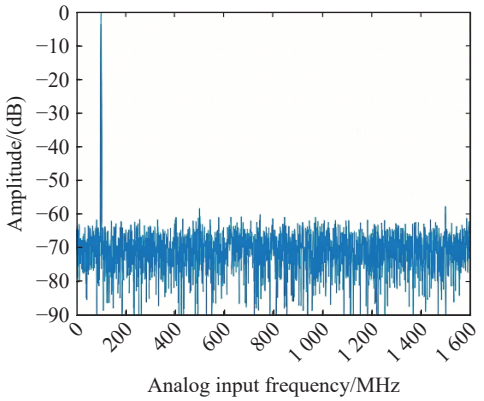


图 6　偏置误差校准后频谱图

Fig. 6　Frequency spectrum after offset error calibration

对比图 5 和图 6 可知, 偏置误差校准前, 在 500 MHz、1 000 MHz、1 500 MHz 处均存在明显的失真频谱, 此时系统 SNDR 为 23.1 dB, SFDR 为 29.9 dB, ENOB 仅为 3.5 bit。校准后, 失真频谱得到了有效抑制, 系统 SNDR 提高到了 46.8 dB, SFDR 提高到了 54.8 dB, ENOB 可达到 7.5 bit, 系统整体动态性能得到了大幅提升。

4.3.2　增益失配校准性能验证

仅引入表 3 中的增益失配, 用本文校准方法开展测试, 对比不同频率下的 SFDR 性能, 得到校准前后输出信号频谱图如图 7、图 8(彩图见期刊电子版)所示。

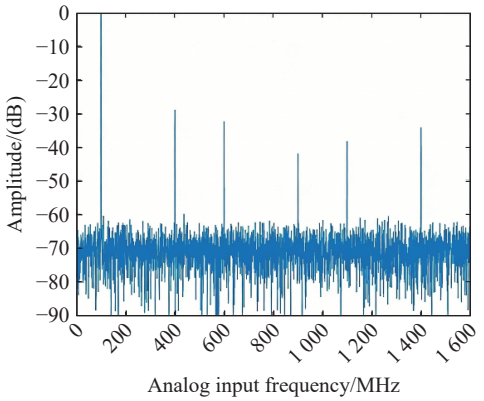


图 7　增益误差校准前频谱图

Fig. 7　Frequency spectrum before gain error calibration

实验结果表明, 本文增益校准方法在全奈奎斯特带宽内均能实现优异的校准效果, 失真频谱基本得以消除, 校准后系统 SNDR 由原来的 25.3 dB 提高到了 45.2 dB, SFDR 由原来的 28.9 dB 提高到了 53.6 dB, ENOB 也由原来的 3.9 bit 提高到了 7.2 bit, 校准效果明显。

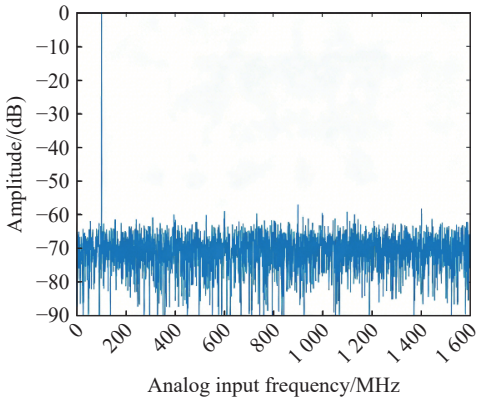


图 8 增益误差校准后频谱图

Fig. 8 Frequency spectrum after gain error calibration

4.3.3 采样时间失配校准性能验证

仅引入表 3 中的采样时间失配，重点验证本文方法对时间失配的校准能力，校准前后的性能指标结果如图 9、图 10(彩图见期刊电子版)所示。

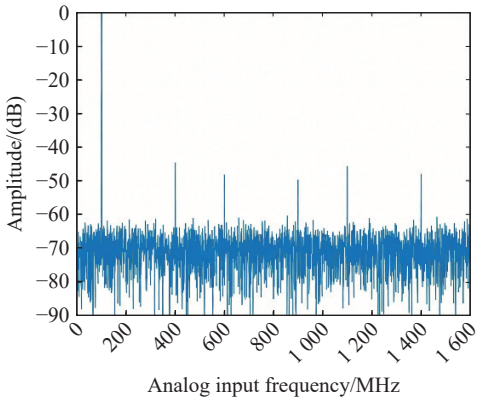


图 9 采样时间失配误差校准前频谱图

Fig. 9 Frequency spectrum before clock skew error calibration

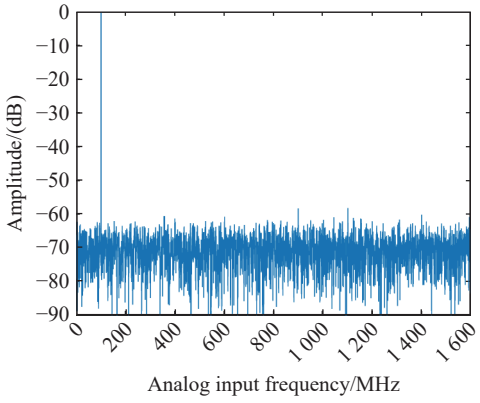


图 10 采样时间失配误差校准后频谱图

Fig. 10 Frequency spectrum after clock skew error calibration

观察校准前后频谱结果可知：校准前，由于采样时间失配误差的存在，产生了较为明显的失真频谱，此时系统的 SNDR 为 42.9 dB，SFDR 为 44.1 dB，ENOB 为 6.8 bit。校准后，时间失配误差对系统性能的影响降低，SNDR 提高为 47.8 dB，SFDR 提高为 57.3 dB，ENOB 提高为 7.6 bit，验证了该算法的有效性。

4.4 联合失配校准性能验证实验

同时引入表 3 中的三类失配，模拟实际工程中的真实工作场景，从全带宽校准性能、不同信噪比鲁棒性、算法收敛特性三个维度开展实验，与原论文基于过零点检测的校准方法进行全面对比。

4.4.1 全奈奎斯特带宽联合校准性能验证

设置 4 通道 TIADC 同时存在三类失配，输入信号频率覆盖 4 个区间的典型值，分别开展未校准、过零点方法校准、本文算法校准三组测试试验，对比校准前后的 SFDR、SNDR。

实验结果表明：未校准状态下系统 SFDR 仅 19.8~21.2 dB、SNDR 仅 18.5~19.7 dB，杂散与失真严重；经本文算法校准后，SFDR 稳定提升至 78.4~81.2 dB、SNDR 稳定提升至 71.5~73.8 dB，动态范围与线性度得到根本性改善。与传统方法相比，本文算法在 600 MHz、900 MHz 等高频区间无性能衰减，解决传统算法高频段校准失效、精度快速下降的缺陷，可在全奈奎斯特带宽内保持一致的高校准精度，满足激光雷达、高速光通信等宽带高速采样系统对全频段高精度采集的工程需求。实验结果如表 6 所示。

表 6 本文算法校准性能验证结果

Tab. 6 Verification results of calibration performance for the proposed algorithm

输入信号频率	性能指标	未校准	文献[18]	本文方法
100 MHz	SFDR	19.8	62.3	81.2
	SNDR	18.5	60.1	73.8
300 MHz	SFDR	21.2	58.7	80.5
	SNDR	19.7	56.9	73.2
600 MHz	SFDR	20.5	42.3	79.3
	SNDR	19.2	40.1	72.1
900 MHz	SFDR	20.9	38.7	78.4
	SNDR	19.5	36.8	71.5

4.4.2 不同信噪比下校准性能验证

设置输入信号频率为 300 MHz，系统同时存

在三类联合失配, 信噪比从 0 到 25 变化, 对比未校准、文献 [18]、本文算法的 SFDR 性能, 验证本文算法在低信噪比下的鲁棒性。实验结果如表 7 所示。

表 7　不同信噪比下联合校准性能对比

Tab. 7　Performance comparison of joint calibration under different SNRs

信噪比(dB)	未校准	文献[18]	本文方法
0	18.2	35.7	72.5
5	19.5	42.3	75.3
10	20.1	51.2	77.8
15	20.7	58.7	79.6
20	21.2	62.3	80.5
25	21.5	64.1	81.2

实验结果表明, 传统过零点方法在低信噪比下校准性能严重劣化, 0 dB 时 SFDR 仅 35.7 dB; 本文算法在 0 dB 低信噪比下 SFDR 仍达 72.5 dB, 随信噪比提升稳步升至 81.2 dB, 本文算法在全信噪比区间均保持优异的鲁棒性与稳定性, 在低信噪比下优势突出。

4.4.3　算法收敛特性验证

算法的收敛速度与稳态误差是衡量算法实时性的核心指标, 本实验设置输入信号频率 110 MHz, 系统存在三类联合失配, 对比文献 [18] 方法与本文算法的收敛迭代次数与稳态误差, 验证本文算法的收敛性能。

实验结果表明, 本文算法仅需 358 次迭代即可达到稳态, 收敛速度是文献 [18] 方法的 3.5 倍, 且稳态误差降低 78%, 具备更优异的实时性与收敛稳定性, 更适合高速实时采样场景。算法收敛特性对比如图 11(彩图见期刊电子版)所示。

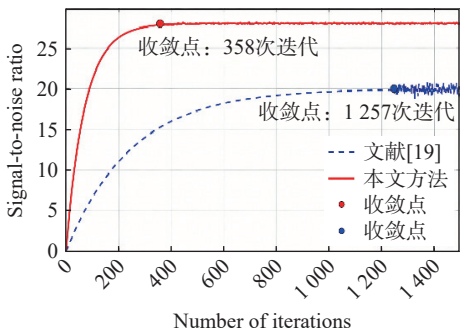


图 11　算法收敛特性对比图

Fig. 11　Comparison of algorithm convergence characteristics

4.5　FPGA 硬件实现与实测验证

为验证本文算法的工程可实现性与实际运行效果, 基于上述 FPGA 硬件平台完成板级实测。

4.5.1　硬件资源消耗分析

本文校准算法的核心模块包括直流消除单元、全相位 FFT 频率判别器、两级插值重构单元与 LMS 自适应校准单元, 全部采用 Verilog HDL 进行 RTL 级设计, 核心资源消耗统计如表 8 所示。

表 8　FPGA 校准算法核心模块资源消耗统计

Tab. 8　Resource utilization of core modules of the FPGA calibration algorithm

资源类型	实际占用数量	器件总可用数量	资源占用比
查找表(LUT)	12 864	203 800	6.3%
触发器(FF)	18 792	407 600	4.6%
块存储器(BRAM)	16	445	3.6%
DSP运算单元	28	840	3.3%

由资源消耗结果可知, 本文校准算法的硬件开销较低, 各类核心资源占比均低于 7%。无需占用大量 FPGA 逻辑资源, 具备优异的工程可实现性与移植性, 可轻松集成至各类高速采集系统中。

4.5.2　硬件实测校准性能对比

为验证本文校准算法在实物硬件系统中的实际在线校准效果, 量化偏置、增益、采样时间三类通道失配误差的硬件补偿效能, 检验算法在全流程连续采样条件下的运行稳定性与实用性, 本节基于搭建的 FPGA 实物验证平台开展对照测试, 以未校准状态为基准, 对校准前后的系统动态性能、时域波形、频域特性进行实测对比。通过 Vivado 环境下的集成逻辑分析仪, 实时抓取未校准与校准两种模式下的输出数据流, 上传至上位机后完成频谱分析与指标计算, 全程无离线后处理、无数据缓存改写, 保证测试结果的真实性与实时性。

测试所用通道失配参数与表 3 保持一致, 输入信号选取 100 MHz、500 MHz、900 MHz 三个覆盖全奈奎斯特带宽的典型频点, 每组测试重复 5 次取平均值, 降低随机误差影响。直接输出 TIADC 原始采样数据, 完全复现通道失配无补偿的原始工作状态, 作为性能对比的基准组。以

100 MHz 输入信号为例，基于集成逻辑分析仪抓取的实时输出数据绘制校准前后时域波形与频域频谱，分别如图 12、图 13(彩图见期刊电子版)所示。

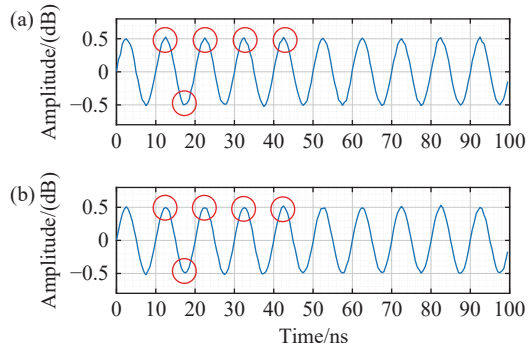


图 12 实测校准(a)前(b)后时域波形对比图

Fig. 12 Comparison of measured time-domain waveforms (a) before and (b) after calibration on hardware platform

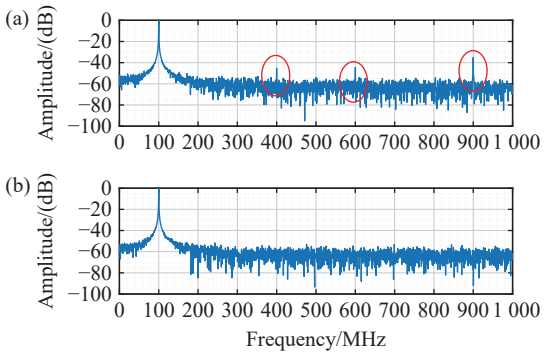


图 13 硬件实测校准(a)前(b)后频谱对比

Fig. 13 Comparison of measured frequency spectra (a) before and (b) after calibration on hardware platform

由时域波形对比图可知，未校准模式下的实采时域波形可清晰观察到周期性幅度跳变与相位阶梯畸变，波形失真显著；实时校准模式下的实采时域波形，失配导致的周期性畸变被有效消除，波形平滑连续，与理想正弦波形高度吻合。

从图 13 的实测频谱可见，未校准状态下通道失配引入大量镜像杂散分量，主信号谱线被杂散淹没，无杂散动态范围极低；校准后各类失配杂散被大幅抑制，主谱线清晰突出，无明显杂散干扰，系统动态范围得到根本性提升，与指标量化结果一致。

4.5.3 实时校准效果对比

为评估算法的实时运行能力，统计硬件平台的工作频率、数据处理延迟与收敛速度，并与 MATLAB 软件理论仿真实验进行对比。实时校准误差收敛曲线如图 14 所示。

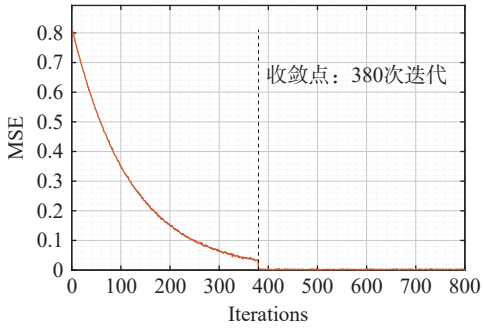


图 14 硬件实时校准误差收敛曲线

Fig. 14 Error convergence curve for real-time hardware calibration

硬件实测下算法约 380 次迭代达到稳态，收敛时间约 3.8 μs，与 MATLAB 仿真的 358 次迭代基本一致，性能小幅下降主要由硬件系统的时钟抖动、电源噪声与布线延迟导致，符合工程实际。实测结果充分验证了本文算法在硬件实现中仍能保持优异的校准效果，性能稳定可靠具备快速的校准能力。

5 结 论

针对 TIADC 通道失配误差制约激光雷达、高速光信号采集、高分辨率光谱检测等光学系统采样性能提升的问题，本文提出一种基于多通道全相位 FFT 频率判别器的 TIADC 全数字校准算法。建立了 TIADC 偏置、增益、采样时间三类核心失配的时域与频域模型，利用全相位 FFT 相位不变性与多通道采样相位关联性，实现了极低信噪比下输入信号频率的高精度估计与区间判别。结合 LMS 自适应滤波完成了三类失配误差的同步联合校准。基于总采样率 2 GHz 的 4 通道 TIADC 实验平台开展验证，结果表明：所提频率判别器在−5dB 极低信噪比下仍保持 96.7% 的频率区间判别正确率；经所提算法校准后，系统无杂散动态范围从未校准的 19.8 dB 提升至 81.2 dB，信噪失真比提升至 73.8 dB，稳态误差显著降低。该算法无需专用校准信号，在全奈奎斯特带宽、低信噪比场景下均具备优异的校准性能，可为激光雷达、高速光信号采集、高分辨率光谱检测等光学领域的 TIADC 数据采集系统的校准设计提供技术参考。

参考文献:

[1] DONG Y B, BAI Y CH, ZHANG Q M, *et al*.. High-throughput optical neuromorphic graphic processing at millions of images per second[J]. *eLight*, 2025, 5(1): 29.

[2] 张丽芝, 陆秋萍, 段帆琳, 等. 关键参数先验的车载雷达镜头杂散光抑制模型研究[J]. 中国光学 (中英文), 2025, 18(6): 1399-1408.
ZHANG L ZH, LU Q P, DUAN F L, *et al*.. Stray light suppression model of vehicle LiDAR lens based on key parameter priors[J]. *Chinese Optics*, 2025, 18(6): 1399-1408. (in Chinese).

[3] FENG F, LI X L, ZHANG Z Y, *et al*. . High-speed all-optical neural networks empowered spatiotemporal mode multiplexing[J]. *Light: Science & Applications*, 2025, 14(1): 342.

[4] LIU S B, ZHU Z M. Research progress of time-interleaved analog-to-digital converters[J]. *Microelectronics*, 2023, 53(4): 521-528.

[5] 张宇航, 孙康康, 李琨, 等. 适用于宽带宽输入的 TIADC 时间误差校准算法[J]. 合肥工业大学学报 (自然科学版), 2021, 44(9): 1204-1209.
ZHANG Y H, SUN K K, LI K, *et al*.. A time mismatch error calibration algorithm for TIADC with wide bandwidth inputs[J]. *Journal of Hefei University of Technology (Natural Science)*, 2021, 44(9): 1204-1209. (in Chinese).

[6] 刘素娟, 张仲侯. 基于记忆多项式的时间交织模数转换器自适应非线性失配校正方法[J]. 电子与信息学报, 2021, 43(12): 3718-3726.
LIU S J, ZHANG ZH H. Adaptive nonlinear mismatch calibration technique for TIADC based on memory polynomial model[J]. *Journal of Electronics & Information Technology*, 2021, 43(12): 3718-3726. (in Chinese).

[7] SUNG J, CHOI J. A new interpretation of the time-interleaved ADC mismatch problem: a tracking-based hybrid calibration approach[J]. *IEEE Signal Processing Letters*, 2025, 32: 3710-3714.

[8] 燕翔, 秦克凡, 杨尚争, 等. 一种用于时间交织 ADC 的低时间失配采样方法[J]. 电子技术应用, 2025, 51(2): 36-40.
YAN X, QIN K F, YANG SH ZH, *et al*.. A low time mismatch sampling method for time-interleaved ADC[J]. *Application of Electronic Technique*, 2025, 51(2): 36-40. (in Chinese).

[9] ZHANG H, HASSAN A, CHEN P, *et al*.. Estimation of broadband time-interleaved ADC's impairments and performance using only single-tone measurements[J]. *IEEE Access*, 2022, 10: 50403-50417.

[10] HAFTBARADARAN A, MARTIN K W. A background compensation technique for sample time errors in time-interleaved A/D converters[C]. *Proceedings of the 48th Midwest Symposium on Circuits and Systems*, IEEE, 2005: 1011-1014.

[11] LAW C H, HURST P J, LEWIS S H. A four-channel time-interleaved ADC with digital calibration of interchannel timing and memory errors[J]. *IEEE Journal of Solid-State Circuits*, 2010, 45(10): 2091-2103.

[12] TERTINEK S, VOGEL C. Reconstruction of Nonuniformly Sampled Bandlimited Signals Using a Differentiator–Multiplier Cascade[J]. *IEEE Transactions on Circuits and Systems I: Regular Papers*, 2008, 55(8): 2300-2310.

[13] 魏斌, 王欢, 李刚. 基于参考通道的 TIADC 失配误差校准技术研究[J]. 电子测量与仪器学报, 2012, 26(8): 689-694.
WEI B, WANG H, LI G. A TIADC channel mismatch calibration algorithm based on multi-module parallel processing[J]. *Journal of Electronic Measurement and Instrumentation*, 2012, 26(8): 689-694. (in Chinese).

[14] HOANG V P, TA V T. Fully digital background calibration of channel mismatches in time-interleaved ADCs using recursive least square algorithm[J]. *AEU-International Journal of Electronics and Communications*, 2021, 130: 153574.

[15] BAKER M W, GUPTA S, MOON U K. Machine-Learning-Based Mismatch Calibration for Time-Interleaved ADCs[C]. *2018 IEEE Custom Integrated Circuits Conference (CICC)*, IEEE, 2018: 1-4.

[16] CHOI J, KIM S, LEE K. Adaptive digital calibration of timing mismatch for TIADCs using correlation[J]. *IEEE Transactions on Circuits and Systems I: Regular Papers*, 2022, 69(10): 3945-3956.

[17] CHOI S, PARK J, KIM Y. Digital Calibration for Gain, Time Skew, and Bandwidth Mismatch in Under-Sampling Time-Interleaved System[J]. *IEEE Transactions on Instrumentation and Measurement*, 2024, 69(7): 4521-4532.

[18] 许川佩, 江林, 黄喜军. 基于埃特金逐步插值滤波器的 TIADC 时间误差校准方法[J]. 仪器仪表学报, 2023, 44(2): 93-100.
XU CH P, JIANG L, HUANG X J. TIADC time error calibration method based on Aitkin stepwise interpolation

filter[J]. *Chinese Journal of Scientific Instrument*, 2023, 44(2): 93-100. (in Chinese).

[19] PARK J, KIM S, CHOI J. Correlation-Based Calibration for Nonlinearity Mismatches in Dual-Channel TIADCs[J]. *IEEE Transactions on Circuits and Systems I: Regular Papers*, 2024, 71(8): 3125-3136.

[20] PARK S, LEE J, KIM K. A New Interpretation of the Time-Interleaved ADC Mismatch Problem: A Tracking-Based Hybrid Calibration Approach[J]. *IEEE Transactions on Instrumentation and Measurement*, 2025, 73(4): 1-12.

[21] YIN Y, CHEN H, DENG H. Timing-Skew Calibration Techniques in Time-Interleaved ADCs[J]. *IEEE Transactions on Circuits and Systems I: Regular Papers*, 2025, 72(3): 1123-1136.

[22] 崔文涛, 李杰, 张德彪, 等. 基于国产 ADC 芯片的 TIADC 系统时间误差自适应校准算法[J]. 仪器仪表学报, 2021, 42(11): 132-139.
CUI W T, LI J, ZHANG D B, *et al*.. TIADC system time error adaptive calibration algorithm based on domestic ADC chip[J]. *Chinese Journal of Scientific Instrument*, 2021, 42(11): 132-139. (in Chinese).

[23] 仲易, 王欣宇. 时间交织模数转换器中的时间偏差后台校准方法综述[J]. 微电子学, 2025, 55(6): 1035-1042.
ZHONG Y, WANG X Y. Background timing-skew calibration methods in time-interleaved ADCs[J]. *Microelectronics*, 2025, 55(6): 1035-1042. (in Chinese).

[24] LEWIS S H, CORCORAN G F, SEO M. Algorithm of the inter-channel mismatches calibration in TIADC[J]. *IEEE Journal of Solid-State Circuits*, 2024, 59(1): 22-35.

作者简介：



孙皓楠(2000—)，男，陕西商洛人，硕士研究生，主要从事激光雷达数据采集系统方面的研究。E-mail: 2085321011@qq.com



王　琳(1988—)，女，吉林长春人，博士后，硕士生导师，2021 年于长春理工大学获信息与通信工程博士学位，主要从事数据采集信息处理及自动控制方面的研究。E-mail: wanglin1278@163.com